
深圳宇凡微电子有限公司
8-Bit Single-Chip Microcontrollers

YF153J

用户手册 (Ver 1.1)

2019 年 12 月修订



目 录

| | |
|--|-----------|
| 1 芯片简介 | 3 |
| 1.1 功能特性..... | 3 |
| 1.2 引脚分配..... | 4 |
| 1.3 引脚描述..... | 5 |
| 1.4 系统框图..... | 6 |
| 2 存储器结构 | 7 |
| 2.1 程序存储器区..... | 7 |
| 2.2 数据存储器区..... | 8 |
| 3 寄存器配置 | 9 |
| 3.1 操作寄存器..... | 9 |
| 3.1.1 RPAGE~R0(间接地址存储器)..... | 9 |
| 3.1.2 RPAGE~R1(TCC 定时计数器)..... | 9 |
| 3.1.3 RPAGE~R2(PC 程序计数器)..... | 9 |
| 3.1.4 RPAGE~R3(STATUS 状态寄存器)..... | 10 |
| 3.1.5 RPAGE~R4(FSR RAM 选择寄存器)..... | 11 |
| 3.1.6 RPAGE~R5(PORT5 数据寄存器)..... | 11 |
| 3.1.7 RPAGE~R6(PORT6 数据寄存器)..... | 12 |
| 3.1.8 RPAGE~R7(LVD 控制寄存器)..... | 12 |
| 3.1.9 RPAGE~R8(T1 控制寄存器)..... | 12 |
| 3.1.10 RPAGE~R9(PWM 周期寄存器)..... | 13 |
| 3.1.11 RPAGE~RA(PWM1 占空比寄存器)..... | 13 |
| 3.1.12 RPAGE~RB(PWM2 占空比寄存器)..... | 13 |
| 3.1.13 RPAGE~RC(PWM3 占空比寄存器)..... | 13 |
| 3.1.14 RPAGE~RD(P6 端口中断唤醒使能寄存器)..... | 14 |
| 3.1.15 RPAGE~RE(CPU 模式控制寄存器)..... | 14 |
| 3.1.16 RPAGE~RF(中断标志寄存器)..... | 15 |
| 3.2 控制寄存器..... | 16 |
| 3.2.1 CONT (控制寄存器)..... | 17 |
| 3.2.2 IOPAGE~IOC5(P5 端口方向控制寄存器)..... | 18 |
| 3.2.3 IOPAGE~IOC6(P6 端口方向控制寄存器)..... | 18 |
| 3.2.4 IOPAGE~IOC9(端口上下拉控制寄存器)..... | 18 |
| 3.2.5 IOPAGE~IOCB(端口下拉控制寄存器)..... | 18 |
| 3.2.6 IOPAGE~IOCD(P6 端口上拉控制寄存器)..... | 19 |
| 3.2.7 IOPAGE~IOCE(WDT 控制寄存器)..... | 19 |
| 3.2.8 IOPAGE~IOCF(WDT 唤醒及中断使能控制寄存器)..... | 20 |
| 3.3 重要说明..... | 20 |
| 4 封装类型 | 21 |
| 5 封装尺寸 | 22 |
| 5.1 14PIN 封装尺寸..... | 22 |
| 5.2 8PIN 封装尺寸..... | 24 |

1 芯片简介

1.1 功能特性

CPU 配置

- 1K×14-Bit OTP ROM
- 48×8-Bit SRAM
- 5 级堆栈空间
- 28 级可编程电压检测 (LVD)
2.0V~4.7V, 0.1V/级
- 8 级可编程电压复位 (LVR)
1.2V, 1.6V, 1.8V, 2.4V
2.7V, 3.3V, 3.6V, 3.9V
- 工作电流小于 2 mA (4MHz/5V)
- 工作电流 30 μ A (32KHz/3V)
- 休眠电流小于 1 μ A (休眠模式)

I/O 配置

- 2 组双向 I/O 端口:P5, P6
- 12 个 I/O 引脚
- 唤醒端口:P6 口
- 12 个可编程上拉 I/O 引脚
- 11 个可编程下拉 I/O 引脚
- 端口驱动可增强
- P63(复位引脚)可配置上拉和输出
- 外部电压检测:P63
- 外部中断:P60

工作电压

- 工作电压范围:
1.8V~5.5V (0°C~70°C)
2.3V~5.5V (-40°C~85°C)
常温(25°C)工作电压可低至 1.5V
- 工作温度范围:
工作温度 -40°C~85°C

工作频率范围

- 外部晶振 HXT, LXT
- 外部晶振内置电容:
Disable、7PF、9PF、12.5PF
- 内置 IRC 振荡电路:
8MHz/1MHz
- 时钟周期分频选择:
2Clock, 4Clock, 8Clock
16Clock, 32Clock

外围模块

- 8Bit 实时时钟/计数器
- 3 路共周期 8Bit 脉宽调制器 PWM

中断源

- TCC 溢出中断
- 外部中断
- 输入端口状态改变产生中断
- T1/PWM 周期溢出中断

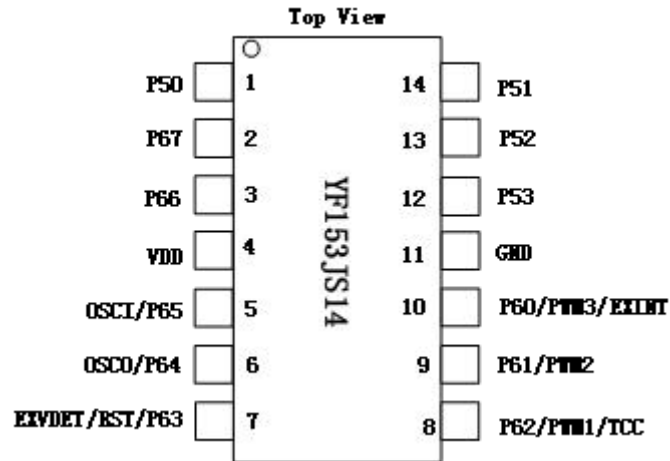
特性

- 可编程 WDT 定时器
4.5ms、18ms、72ms、288ms
- 内置 RC 振荡器供电:
VDD、LDO 2.1V

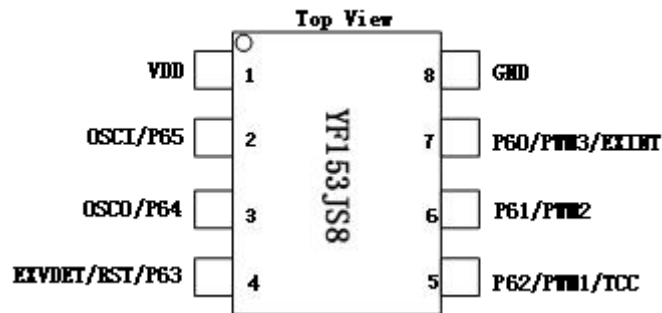
封装类型

- YF153J-DIP14;
- YF153J-SOP14;
- YF153J-DIP8;
- YF153J-SOP8;

1.2 引脚分配



YF153J-14PIN 脚位图

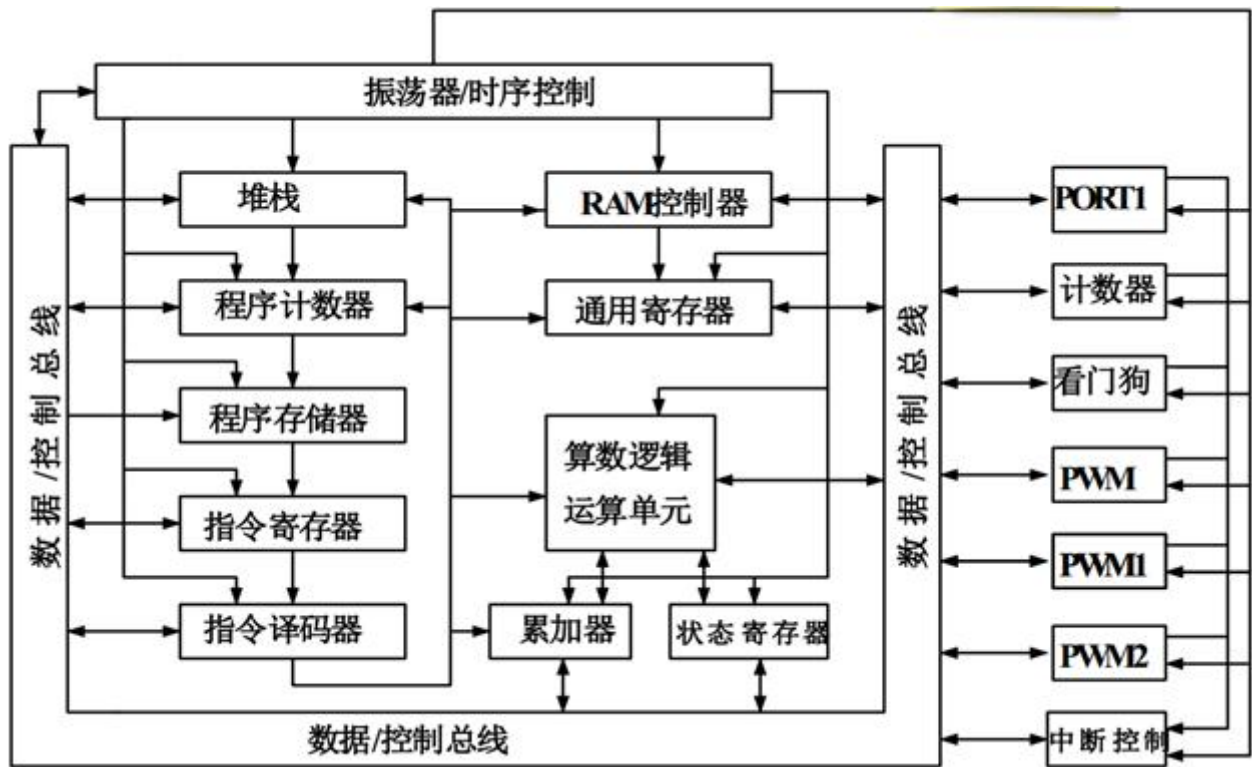


YF153J-8PIN 脚位图

1.3 引脚描述

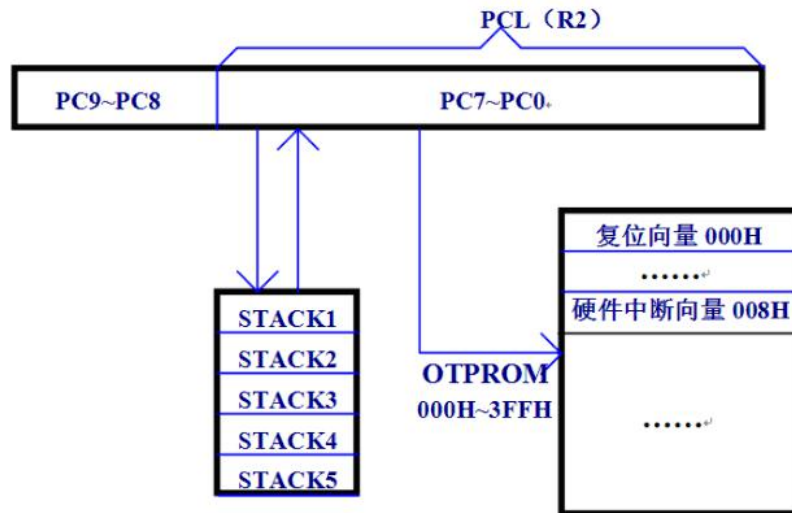
| 序号 | 管脚名 | I/O | 功能描述 |
|-----|--------|------------|-----------------------|
| P50 | P50 | I/O (上/下拉) | GPIO, 可编程上下拉、高驱动 |
| P51 | P51 | I/O (上/下拉) | GPIO, 可编程上下拉、高驱动 |
| P52 | P52 | I/O (上/下拉) | GPIO, 可编程上下拉、高驱动 |
| P53 | P53 | I/O (上/下拉) | GPIO, 可编程上下拉、高驱动 |
| P60 | P60 | I/O (上/下拉) | GPIO, 可编程上下拉、高驱动、端口唤醒 |
| | EXINT | I (SMT) | 外部中断输入端口 |
| | PWM3 | 0 | PWM3 输出 |
| P61 | P61 | I/O (上/下拉) | GPIO, 可编程上下拉、高驱动、端口唤醒 |
| | PWM2 | 0 | PWM2 输出 |
| P62 | P62 | I/O (上/下拉) | GPIO, 可编程上下拉、高驱动、端口唤醒 |
| | TCC | I | 外部 TCC 信号源输入脚 |
| | PWM1 | 0 | PWM1 输出 |
| P63 | P63 | I/O (上拉) | GPIO, 可编程上拉、端口唤醒 |
| | RST | I (SMT) | 复位引脚 |
| | EXVDET | I (ANALOG) | 电压检测引脚 |
| P64 | P64 | I/O (上/下拉) | GPIO, 可编程上下拉、高驱动、端口唤醒 |
| P65 | P65 | I/O (上/下拉) | GPIO, 可编程上下拉、高驱动、端口唤醒 |
| P66 | P66 | I/O (上/下拉) | GPIO, 可编程上下拉、高驱动、端口唤醒 |
| P67 | P67 | I/O (上/下拉) | GPIO, 可编程上下拉、高驱动、端口唤醒 |
| | VDD | -- | 电源 |
| | VSS | -- | 地 |

1.4 系统框图



2 存储器结构

2.1 程序存储器区



2.2 数据存储区

RPAGE\IOPAGE\Bank 数据寄存器区

| 地址 | R 页面寄存器 | CTLX0 页面寄存器 |
|-------------------|-------------------|--------------|
| 0x00 | R0 (间接地址存储器) | 保留 |
| 0x01 | R1 (TCC 定时计数器) | CONT (控制寄存器) |
| 0x02 | R2 (PC 程序计数器) | 保留 |
| 0x03 | R3 (STATUS 状态寄存器) | 保留 |
| 0x04 | FSR RAM 选择寄存器 | 保留 |
| 0x05 | PORT5 数据寄存器 | P5 方向控制寄存器 |
| 0x06 | PORT6 数据寄存器 | P6 方向控制寄存器 |
| 0x07 | LVD 控制寄存器 | 保留 |
| 0x08 | PWM 控制寄存器 | 保留 |
| 0x09 | PWM 周期寄存器 | 端口上下拉控制寄存器 |
| 0x0A | PWM1 占空比寄存器 | 保留 |
| 0x0B | PWM2 占空比寄存器 | 端口下拉控制寄存器 |
| 0x0C | PWM3 占空比寄存器 | 保留 |
| 0x0D | 输入状态变化中断使能控制器 | 端口上拉控制寄存器 |
| 0x0E | CPU 模式控制寄存器 | WDT 使能控制寄存器 |
| 0x0F | 中断标志寄存器 | 中断使能控制寄存器 |
| 地址 | Bank 寄存器 | |
| 0x10 ~ 0x3F | 通用寄存器 | |

3 寄存器配置

3.1 操作寄存器

3.1.1 RPAGE~R0 (间接地址存储器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-----------|------|-------|-------|-------|-------|-------|-------|
| RIND<7:0> | | | | | | | |

间接寻址寄存器并不是一个实际存在的寄存器，它的主要功能是作为间接寻址的指针。任何以 R0 作为指针的指令，实际对应的地址是 R4（RAM 选择寄存器）低 6 位 FSR<5:0>所指向的数据。

3.1.2 RPAGE~R1 (TCC 定时计数器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|----------|------|-------|-------|-------|-------|-------|-------|
| TCC<7:0> | | | | | | | |

TCC 是一个 8Bit 上行计数器, 时钟源可选内部时钟/外部时钟, 计数溢出可形成中断, TCC 可读可写。

TCC 可由 EXINT 引脚上的信号边沿或指令周期触发产生加 1 操作（CONT. 4 位定义）。如果清零 PAB 位（CONT. 3），会有一个预分频器分配给 TCC，当 TCC 寄存器被写入一个值时，预分频器的值会被清 0。

3.1.3 RPAGE~R2 (PC 程序计数器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|----------|------|-------|-------|-------|-------|-------|-------|
| PCL<7:0> | | | | | | | |

程序计数器（PC）是用于记录每个指令周期中 CPU 所要处理的指令的指针。在 CPU 运行周期中，PC 将指令指针推进程序存储器，然后指针自增 1 以进入下一个周期。YF153J 拥有一个 10 位宽度的程序计数器（PC），其低字节来自可读写的 PCL，高位（PC<9:8>）不可读。

YF153J 堆栈是用于记录程序返回的指令指针。当调用子程序时，PC 将指令指针压栈。待执行返回指令时，堆栈将指令指针送回 PC，继续进行原来的进程。YF153J 拥有 5 级堆栈，该堆栈既不占程序存储空间也不占数据存储空间，并且堆栈指针不能读写。

- (1) 寄存器 PC 和内置 5 级堆栈都是 10 位宽，用于 1K×14Bit ROM 的寻址，YF153J 程序存储区映射。
- (2) 一般情况下，PC 自增一；复位时，PC 的所有位都被清零。

- (3) 指令“JMP”允许直接载入低 10 位地址，因此，JMP 指令可以实现当前页面内（1K 范围内）任意位置跳转。指令“JMP”直接载入低 10 位地址，同时将 PC +1 压栈，子程序入口地址只要在同一页面内就能够被准确定位。
- (4) 执行“RET”指令时将栈顶数据送到 PC。
- (5) 当设置 PC 查表能力为 1/4K 时（设置 OPTION 选项中查表范围为 0~256），任何对 PC 的内容进行直接修改的指令都将引起 PC 的第 9、10 位被清零。因此，产生的跳转限于同一页面的前 256 个地址，改变 PC 内容的指令需要 2 个指令周期。
- 当设置 PC 查表能力为 1K 时，任何对 PC 值进行改写的指令会相应影响 PC 最高两位。因此，产生的跳转可扩充至 1K 范围。
- (6) 发生中断时，程序计数器的值将发生改变，PC 赋值为 008。
- (7) 堆栈的工作犹如循环缓冲器，也就是说，压栈 5 次之后，第 6 次压栈时进栈的数据将覆盖第 1 次进栈的数据，而第 7 次压栈时进栈的数据将覆盖第 2 次进栈的数据，依此类推。

3.1.4 RPAGE~R3 (STATUS 状态寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| RST | GB1 | GB0 | T | P | Z | DC | C |

上电复位值 00011xxx

Bit<7>:RST-复位类型标志位:

0:其它复位类型

1:若休眠模式由引脚状态改变唤醒

Bit<6>:GB1-未定义，通用读写位

Bit<5>:GB0-未定义，通用读写位

Bit<4>:T-时间溢出位

0:WDT 溢出

1:执行“SLEEP”和“WDTC”指令或低压复位

影响 T/P 的事件如下表所示:

| 类型 | RST | T | P |
|----|-----|---|---|
|----|-----|---|---|

| | | | |
|--------------|----|----|----|
| 上电复位 | 0 | 1 | 1 |
| 工作模式下按 RESET | 0 | 保持 | 保持 |
| RESET 唤醒 | 0 | 1 | 0 |
| 工作模式下 WDT 溢出 | 0 | 0 | 保持 |
| WDT 溢出唤醒 | 0 | 0 | 0 |
| 端口状态变化唤醒 | 1 | 1 | 0 |
| 执行 WDTC 指令 | 保持 | 1 | 1 |
| 执行 SLEEP 指令 | 保持 | 1 | 0 |

Bit<3>:P-掉电标志位:

- 0: 执行“SLEEP”指令
- 1: 上电复位或执行“WDTC”指令

Bit<2>:Z-零标志位算术或逻辑操作结果为零时置为“1”

- 0: 当算术或者逻辑运算结果不为 0
- 1: 当算术或者逻辑运算结果为 0

Bit<1>:DC-辅助进位标志:

- 0: 执行加法运算时，低四位没有进位产生；/执行减法运算时，低四位产生借位
- 1: 执行加法运算时，低四位有进位产生；/执行减法运算时，低四位没产生借位

Bit<0>:C-进位标志:

- 0: 执行加法运算时，高四位没有进位产生；/执行减法运算时，高四位产生借位
- 1: 执行加法运算时，高四位有进位产生；/执行减法运算时，高四位没产生借位

3.1.5 RPAGE~R4 (FSR RAM 选择寄存器)

| Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|-------|----------|-------|-------|-------|-------|-------|
| 1 | 1 | FSR<5:0> | | | | | |

上电复位值 11xxxxx

FSR<5:0> 在间接寻址方式中用于选择 RAM 寄存器地址（寻址范围:0X00~0X3F）

FSR 用于配合 R0 实现间接寻址操作。用户可以将某个寄存器对应的地址放进 FSR，然后通过访问间接寻址寄存器 R0，此时地址将指向 FSR 中对应地址的寄存器。

3.1.6 RPAGE~R5 (PORT5 数据寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|------|-------|-------|-------|-------|-------|-------|
| - | - | - | - | P53 | P52 | P51 | P50 |

上电复位值 00001111

端口输入/输出寄存器，P5 端口为 4 位，R5 为可读可写寄存器

3.1.7 RPAGE~R6 (PORT6 数据寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|------|-------|-------|-------|-------|-------|-------|
| P67 | P66 | P65 | P64 | P63 | P62 | P61 | P60 |

上电复位值 11111111

端口输入/输出寄存器，P6 端口为 8 位，R6 为可读可写寄存器

3.1.8 RPAGE~R7 (LVD 控制寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|------|-------|-----------|-----------|-----------|-----------|-----------|
| LVDEN | VDET | EXVEN | LVDSEL<4> | LVDSEL<3> | LVDSEL<2> | LVDSEL<1> | LVDSEL<0> |

上电复位值 00000000

Bit7 LVDEN:

- 1: LVD 使能
- 0: LVD 禁止

Bit6 VDET:

- 1: LVD 低于预设电压点
- 0: LVD 高于预设电压点

Bit5 EXVEN:

- 1: LVD 检测电压选择 P63 端口输入
- 0: LVD 检测电压选择 VDD

Bit4~Bit0:

从 00000 到 11011 LVD 检测点分别从 2.0V 到 4.7V 每 0.1V 一个检测点

3.1.9 RPAGE~R8 (T1 控制寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|--------|--------|--------|--------|----------|----------|----------|
| T1EN | PWM3EN | PWM2EN | PWM1EN | T1PTEN | T1PSR<2> | T1PSR<1> | T1PSR<0> |

上电复位值 00000000

Bit<7>: T1EN -T1/PWM 计数器使能控制

- 1:使能
- 0:禁止

若设置 PRD 寄存器，T1 计数到 PRD 预设值复位，T1 从 1 开始计数

Bit<6>~ Bit<4>: PWM3EN~PWM1EN -PWM3~PWM1 使能控制位

1:使能 (PWM3(P60), PWM2(P61), PWM1(P62), 相应端口设置为输出)

0:禁止

Bit<3>: T1PTEN -T1 预分频选择控制位

Bit<2:0>: T1PSR2~T1PSR1 分频系数选择位

| T1PTEN | T1PSR<2> | T1PSR<1> | T1PSR<0> | 分频比 |
|--------|----------|----------|----------|-------|
| 0 | 0 | 0 | 0 | 1:1 |
| 1 | 0 | 0 | 0 | 1:2 |
| 1 | 0 | 0 | 1 | 1:4 |
| 1 | 0 | 1 | 0 | 1:8 |
| 1 | 0 | 1 | 1 | 1:16 |
| 1 | 1 | 0 | 0 | 1:32 |
| 1 | 1 | 0 | 1 | 1:64 |
| 1 | 1 | 1 | 0 | 1:128 |
| 1 | 1 | 1 | 1 | 1:256 |

3.1.10 RPAGE~R9 (PWM 周期寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|--------|--------|--------|--------|--------|--------|--------|--------|
| PRD<7> | PRD<6> | PRD<5> | PRD<4> | PRD<3> | PRD<2> | PRD<1> | PRD<0> |

上电复位值 00000000

Bit<7:0>:PRD<7:0>-PWM 周期八位数据

3.1.11 RPAGE~RA (PWM1 占空比寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|---------|---------|---------|---------|---------|---------|---------|---------|
| PDC1<7> | PDC1<6> | PDC1<5> | PDC1<4> | PDC1<3> | PDC1<2> | PDC1<1> | PDC1<0> |

上电复位值 00000000

Bit<7:0>:PDC1<7:0>-PWM1 占空比八位数据

3.1.12 RPAGE~RB (PWM2 占空比寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|---------|---------|---------|---------|---------|---------|---------|---------|
| PDC2<7> | PDC2<6> | PDC2<5> | PDC2<4> | PDC2<3> | PDC2<2> | PDC2<1> | PDC2<0> |

上电复位值 00000000

Bit<7:0>:PDC2<7:0>-PWM2 占空比八位数据

3.1.13 RPAGE~RC (PWM3 占空比寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|---------|---------|---------|---------|---------|---------|---------|---------|
| PDC3<7> | PDC3<6> | PDC3<5> | PDC3<4> | PDC3<3> | PDC3<2> | PDC3<1> | PDC3<0> |

上电复位值 00000000

Bit<7:0>:PDC3<7:0>-PWM3 占空比八位数据

3. 1. 14 RPAGE~RD (P6 端口中断唤醒使能寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|--------|--------|--------|--------|--------|--------|--------|--------|
| IEN<7> | IEN<6> | IEN<5> | IEN<4> | IEN<3> | IEN<2> | IEN<1> | IEN<0> |

上电复位值 00000000

Bit0 IEN<0>: P60 输入状态变化中断使能控制位

Bit1 IEN<1>: P61 输入状态变化中断使能控制位

Bit2 IEN<2>: P62 输入状态变化中断使能控制位

Bit3 IEN<3>: P63 输入状态变化中断使能控制位

Bit4 IEN<4>: P64 输入状态变化中断使能控制位

Bit5 IEN<5>: P65 输入状态变化中断使能控制位

Bit6 IEN<6>: P66 输入状态变化中断使能控制位

Bit7 IEN<7>: P67 输入状态变化中断使能控制位

仅当 OPTION 选项 WUCON=0 时有效

1: 使能

0: 禁止

3. 1. 15 RPAGE~RE (CPU 模式控制寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|--------|--------|-------|-------|-------|-------|-------|
| IPWM1 | PWMCKS | TCCCKS | PWMWE | TCCWE | STPHX | CLKMD | IDLE |

上电复位值 00000000

Bit7 IPWM1:

1: PWM1 输出取反

0: PWM1 输出无取反

Bit6 PWMCKS:

1: 选择系统时钟

0: 选择指令周期时钟

Bit5 TCCCKS:

- 1: 选择系统时钟
- 0: 选择指令周期时钟

Bit4 PWMWE:

- 1: PWM 唤醒使能, 可唤醒空闲模式
- 0: PWM 唤醒禁止

Bit3 TCCWE:

- 1: TCC 唤醒使能, 可唤醒空闲模式, RTC 模式下可唤醒睡眠以及空闲模式
- 0: TCC 唤醒禁止

RTC 模式下设置 TCCWE=1&RTCS=1 休眠时 LXT 继续工作不会停止, 否则时休眠会停止 LXT

Bit2 STPHX:

- 1: 停止高速时钟, 包括 IRC 和晶振振荡器时钟 (不包括 RTC 时钟)
- 0: 高速时钟正常工作

Bit1 CLKMD:

- 1: 系统时钟使用低速 RC 振荡器时钟
- 0: 系统时钟使用高速 IRC 或者晶振振荡器时钟

系统从正常模式进入低速模式时 先设置 CLKMD=1, 后设置 STPHX=1

系统从低速模式进入正常模式时 先设置 STPHX=0, 后设置 CLKMD=0

Bit0 IDLE:

- 1: 系统执行 SLEP 指令时进入空闲模式, 系统时钟正常工作
TCC 和 PWM 在空闲模式下如果选择系统时钟可继续工作, 并可唤醒系统
- 0: 系统执行 SLEP 指令时进入睡眠模式

3.1.16 RPAGE~RF (中断标志寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|------|-------|-------|-------|-------|-------|-------|
| 0 | 0 | 0 | 0 | T1IF | EXIF | ICIF | TCIF |

Bit<7>~Bit<4>: 固定为 0

Bit<3>: T1IF -T1/PWM 周期中断标志,

- 1: 有中断, 软件清 0
- 0: 无中断

Bit<2>: EXIF-外部端口中断标志位

- 1: 有中断, 软件清 0
- 0: 无中断

Bit<1>: ICIF-P6 端口状态改变中断标志位

1: 有中断, 软件清 0

0: 无中断

Bit<0>: TCIF-TCC 中断标志位

1: 有中断, 软件清 0

0: 无中断

上电复位值 00000000

3.2 控制寄存器

3.2.1 CONT（控制寄存器）

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|------|-------|-------|-------|-------|-------|-------|
| RTCS | INT | TS | TE | PAB | PSR2 | PSR1 | PSR0 |

Bit<7>: 当 OPTION 选项禁止 RCT 功能时 Bit7 通用读写位

当 OPTION 选项使能 RTC 功能时

Bit7 RTCS: TCC 信号源选择

1: 选择外部晶振时钟（LXT 的 4 分频）

0: TCC 时钟由 TCCCKS 和 TS 决定，TCCCKS=1 时钟源选择 FOSC，TCCCKS=0 时钟源由 TS 决定

TCC 时钟源优先级 RTCS>TCCCKS>TS

Bit<6>: INT-中断使能标志位

0: 由指令或硬件禁止中断

1: 由指令使能中断

Bit<5>: TS-TCC 信号源选择位

0: 内部指令周期时钟

1: 外部输入信号（P62 需要设置为输入口）

Bit<4>: TE-TCC 信号边沿选择位

0: TCC 引脚信号发生由低到高变化加 1

1: TCC 引脚信号发生由高到低变化加 1

Bit<3>: PAB-预分频器分配位

0: 预分频器分给 TCC

1: 预分频器分给 WDT

Bit<2:0>PSR2~PSR0: TCC/WDT 预分频选择控制位:

| PSR2 | PSR1 | PSR0 | TCC 分频系数 | WDT 分频系数 |
|------|------|------|----------|----------|
| 0 | 0 | 0 | 1:2 | 1:1 |
| 0 | 0 | 1 | 1:4 | 1:2 |
| 0 | 1 | 0 | 1:8 | 1:4 |
| 0 | 1 | 1 | 1:16 | 1:8 |
| 1 | 0 | 0 | 1:32 | 1:16 |
| 1 | 0 | 1 | 1:64 | 1:32 |
| 1 | 1 | 0 | 1:128 | 1:64 |
| 1 | 1 | 1 | 1:256 | 1:128 |

CONT 为可读可写寄存器

上电复位值 0011 1111

3.2.2 IOPAGE~IOC5 (P5 端口方向控制寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|------|-------|-------|---------|---------|---------|---------|
| 0 | 0 | 0 | 0 | P5CR<3> | P5CR<2> | P5CR<1> | P5CR<0> |

上电复位值 0000 1111

Port5 方向控制位

1:输入

0:输出

IOC5 寄存器可读可写

3.2.3 IOPAGE~IOC6 (P6 端口方向控制寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|---------|---------|---------|---------|---------|---------|---------|---------|
| P6CR<7> | P6CR<6> | P6CR<5> | P6CR<4> | P6CR<3> | P6CR<2> | P6CR<1> | P6CR<0> |

上电复位值 1111 1111

Port6 方向控制位

1:输入

0:输出

IOC6 寄存器可读可写

3.2.4 IOPAGE~IOC9 (端口上下拉控制寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|---------|---------|---------|---------|---------|---------|---------|---------|
| P6PD<7> | P6PD<6> | P6PD<5> | P6PD<4> | P5PH<3> | P5PH<2> | P5PH<1> | P5PH<0> |

上电复位值 1111 1111

Bit<7:4>:P6<7:4>下拉使能控制

0:使能

1:禁止

Bit<3:0>:P5<3:0>上拉使能控制

0:使能

1:禁止

IOC9 寄存器是可读可写的。

当 OPTION_CHIP_XJ=0 时 IOC9 有效，否则全部读为 1

3.2.5 IOPAGE~IOCB (端口下拉控制寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|------|-------|-------|-------|-------|-------|-------|
|-------|------|-------|-------|-------|-------|-------|-------|

| | | | | | | | |
|---|---------|---------|---------|---------|---------|---------|---------|
| 1 | P6PD<2> | P6PD<1> | P6PD<0> | P5PD<3> | P5PD<2> | P5PD<1> | P5PD<0> |
|---|---------|---------|---------|---------|---------|---------|---------|

上电复位值 1111 1111

Bit7:未定义，固定为 1

Bit<6:4>:P6<2:0>下拉使能控制

0:使能

1:禁止

Bit<3:0>:P5<3:0>下拉使能控制

0:使能

1:禁止

注：当 OPTION CHIP_XJ=0 时有效，否则读为 1

3.2.6 IOPAGE~IOCD(P6 端口上拉控制寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|---------|---------|---------|---------|---------|---------|---------|---------|
| P6PH<7> | P6PH<6> | P6PH<5> | P6PH<4> | P6PH<3> | P6PH<2> | P6PH<1> | P6PH<0> |

上电复位值 1111 1111

Port6 上拉控制

0:使能

1:禁止

注：P63 管脚上拉使能，当 OPTION CHIP_XJ=0 时有效，否则读为 1

3.2.7 IOPAGE~IOCE(WDT 控制寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|------|-------|-------|-------|-------|-------|-------|
| WDTEN | EIS | 1 | 1 | 1 | 1 | 1 | 1 |

上电复位值 1011 1111

Bit<7>:WDTEN-WDT 使能控制

1:使能

0:禁止

Bit<6>:EIS-P60 外部中断使能位

1:使能，EXINT，外部中断管脚。在这种情况下，P60 的 I/O 控制位 (P1CR 的 Bit0) 必须设为“1”；

0:禁止，P60 为双向 I/O 管脚。

当 EIS 为“0”时，EXINT 通道被屏蔽；

当 EIS 为“1”时，EXINT 管脚的状态可以由 P1 端口读取。

Bit<5:0>: 未使用

3.2.8 IOPAGE~IOCF (WDT 唤醒及中断使能控制寄存器)

| Bit 7 | Bit6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-------|------|-------|-------|-------|-------|-------|-------|
| - | - | - | - | T1IE | EXIE | ICIE | TCIE |

上电复位值 0000 1111

Bit<7:4>:

Bit<3>:T1IE-T1 中断使能控制

1:使能

0:禁止 (默认)

Bit<2>:EXIE-外部中断使能控制

1:使能

0:禁止 (默认)

Bit<1>:P6ICIE-P6 端口状态改变中断使能控制

1:使能

0:禁止 (默认)

Bit<0>:TCIE-TCC 溢出中断使能控制

1:使能

0:禁止 (默认)

3.3 重要说明

1. P6 口睡眠前不再需要 MOV P6, P6 操作可直接唤醒

2. 所有唤醒不再需要设置 WDT 硬件使能和软件使能，唤醒后不再需要关闭软件使能，也不再需要设置分频器给 WDT

TCC RTC 唤醒

配置选择使能 RTC 功能

CONT 寄存器的 RTCS=1，TCC 时钟自动选择 LXT

CPUCON 寄存器的 TCCWE=1（不需要中断的时候不需要设置 TCIE=1）

TCC 正常下唤醒 IDLE

CPUCON 寄存器的 IDLE=1，TCCWE=1，TCCCKS=1（不需要中断的时候不需要设置 TCIE=1）

执行 SLEP 指令

TCC 低速模式下唤醒 IDLE

CPUCON 寄存器的 IDLE=1，TCCWE=1，TCCCKS=1，CLKMD=1，STPHX=1（不需要中断的时候不需要设置 TCIE=1）

执行 SLEP 指令

T1 正常下唤醒 IDLE

PWMCON 寄存器 T1EN=1

设置周期寄存器 PRD

CPUCON 寄存器的 IDLE=1，PWMWE=1，PWMCKS=1（不需要中断的时候不需要设置 T1IE=1）

执行 SLEP 指令

T1 低速模式下唤醒 IDLE

PWMCON 寄存器 T1EN=1

设置周期寄存器 PRD

CPUCON 寄存器的 IDLE=1，PWMWE=1，PWMCKS=1，CLKMD=1，STPHX=1（不需要中断的时候不需要设置 T1IE=1）

执行 SLEP 指令

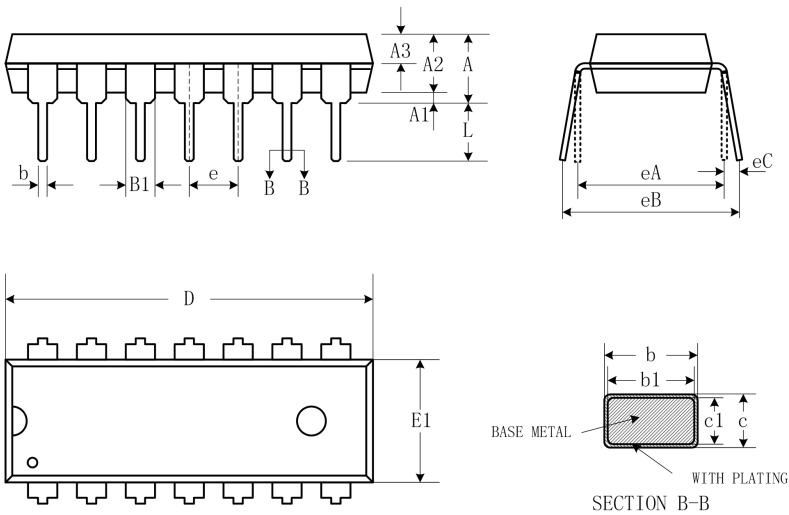
4 封装类型

| OTP MCU | 封装类型 | 引脚数 | 封装尺寸 |
|---------|-------|-----|-----------------------|
| YF153J | DIP14 | 14 | § 5.1 |
| YF153J | SOP14 | 14 | § 5.1 |
| YF153J | DIP8 | 8 | § 5.2 |
| YF153J | SOP8 | 8 | § 5.2 |

5 封装尺寸

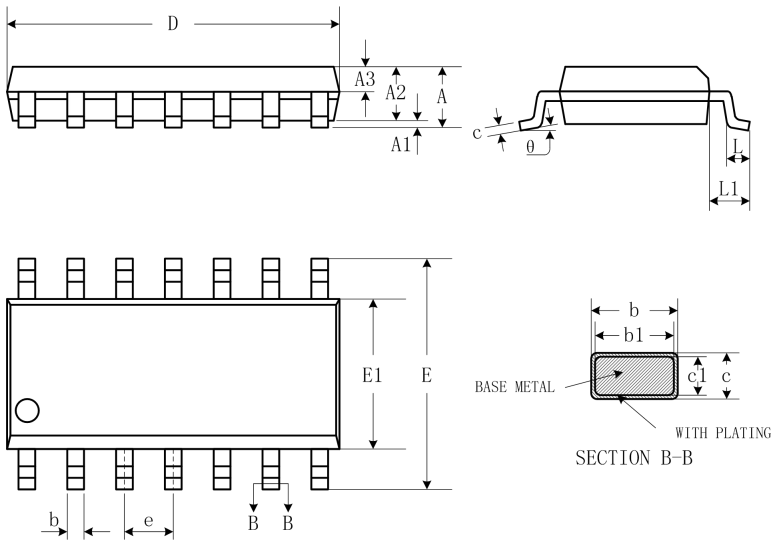
5.1 14PIN 封装尺寸

DIP14



| SYMBOL | MILLIMETER | | |
|--------|------------|-------|-------|
| | MIN | NOM | MAX |
| A | 3.60 | 3.80 | 4.00 |
| A1 | 0.51 | - | - |
| A2 | 3.10 | 3.30 | 3.50 |
| A3 | 1.42 | 1.52 | 1.62 |
| b | 0.44 | - | 0.53 |
| b1 | 0.43 | 0.46 | 0.48 |
| B1 | 1.52BSC | | |
| c | 0.25 | - | 0.31 |
| c1 | 0.24 | 0.25 | 0.26 |
| D | 18.90 | 19.10 | 19.30 |
| E1 | 6.15 | 6.35 | 6.55 |
| e | 2.54BSC | | |
| eA | 7.62BSC | | |
| eB | 7.62 | - | 9.50 |
| eC | 0 | - | 0.94 |
| L | 3.00 | - | - |

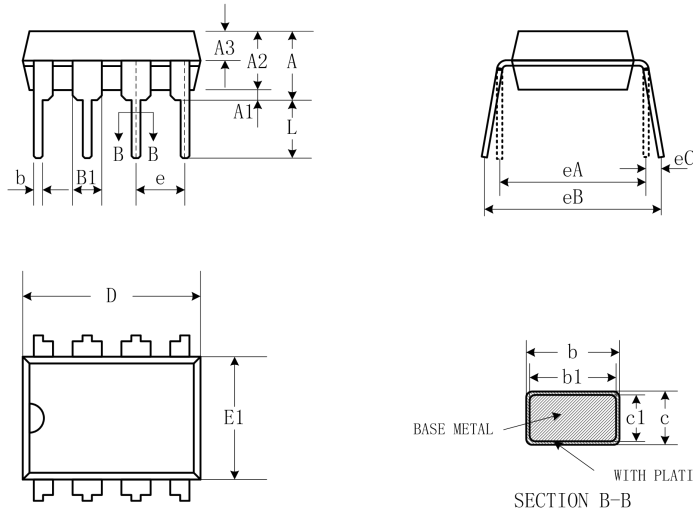
SOP14



| SYMBOL | MILLIMETER | | |
|----------|------------|------|------|
| | MIN | NOM | MAX |
| A | - | - | 1.77 |
| A1 | 0.08 | 0.18 | 0.28 |
| A2 | 1.20 | 1.40 | 1.60 |
| A3 | 0.55 | 0.65 | 0.75 |
| b | 0.39 | - | 0.48 |
| b1 | 0.38 | 0.41 | 0.43 |
| c | 0.21 | - | 0.26 |
| c1 | 0.19 | 0.20 | 0.21 |
| D | 8.45 | 8.65 | 8.85 |
| E | 5.80 | 6.00 | 6.20 |
| E1 | 3.70 | 3.90 | 4.10 |
| e | 1.27BSC | | |
| L | 0.50 | 0.65 | 0.80 |
| L1 | 1.05BSC | | |
| θ | 0 | - | 8° |

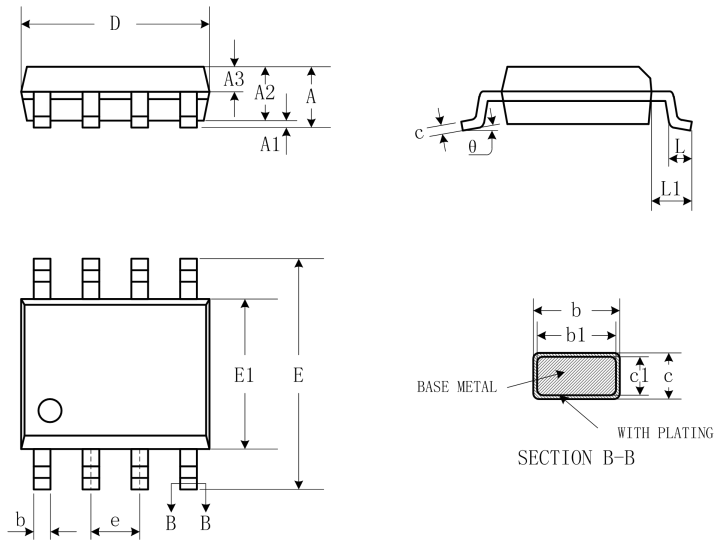
5.2 8PIN 封装尺寸

DIP8



| SYMBOL | MILLIMETER | | |
|--------|------------|------|------|
| | MIN | NOM | MAX |
| A | 3.60 | 3.80 | 4.00 |
| A1 | 0.51 | - | - |
| A2 | 3.10 | 3.30 | 3.50 |
| A3 | 1.50 | 1.60 | 1.70 |
| b | 0.44 | - | 0.53 |
| b1 | 0.43 | 0.46 | 0.48 |
| B1 | 1.52BSC | | |
| c | 0.25 | - | 0.31 |
| c1 | 0.24 | 0.25 | 0.26 |
| D | 9.05 | 9.25 | 9.45 |
| E1 | 6.15 | 6.35 | 6.55 |
| e | 2.54BSC | | |
| eA | 7.62BSC | | |
| eB | 7.62 | - | 9.50 |
| eC | 0 | - | 0.94 |
| L | 3.00 | - | - |

SOP8



| SYMBOL | MILLIMETER | | |
|--------|------------|------|------|
| | MIN | NOM | MAX |
| A | - | - | 1.77 |
| A1 | 0.08 | 0.18 | 0.28 |
| A2 | 1.20 | 1.40 | 1.60 |
| A3 | 0.55 | 0.65 | 0.75 |
| b | 0.39 | - | 0.48 |
| b1 | 0.38 | 0.41 | 0.43 |
| c | 0.21 | - | 0.26 |
| c1 | 0.19 | 0.20 | 0.21 |
| D | 4.70 | 4.90 | 5.10 |
| E | 5.80 | 6.00 | 6.20 |
| E1 | 3.70 | 3.90 | 4.10 |
| e | 1.27BSC | | |
| L | 0.50 | 0.65 | 0.80 |
| L1 | 1.05BSC | | |
| theta | 0 | - | 8° |